

Índice general

Dedicatorias	i
Agradecimientos	ii
Resumen	iii
Abstract	iv
Capítulo 1	
Introducción	1
1.1 Algoritmos evolutivos y bioinspirados	3
1.2 Hardware evolutivo	8
1.3 Objetivo general	10
1.3.1 Objetivos particulares	10
1.4 Justificación	11
1.5 Contribuciones de la tesis	12
1.6 Organización de la tesis	13
Capítulo 2	
Sistema Inmune Artificial	15
2.1 CLONALG	19
2.2 AiNet	22
2.3 Estado del arte	23
2.4 Problemática a resolver	31
Capítulo 3	
Micro-Sistema inmune artificial (micro-SIA)	33
3.1 Propuesta de solución	33
3.2 Micro-SIA para optimización sin manejo de restricciones	37
3.2.1 Primera fase de experimentación	41
3.2.2 Segunda fase de experimentación	46
3.2.3 Tercera fase de experimentación	47
3.3 Micro-SIA para optimización con manejo de restricciones	49
3.3.1 Cuarta fase de experimentación	51

Capítulo 4	
Arquitectura del micro-SIA	55
4.1 Micro-SIA en hardware	55
4.2 Implementación en el microcontrolador	57
4.2.1 Experimentación con el microcontrolador	63
4.3 Implementación en el FPGA	65
4.3.1 Experimentación con el FPGA	68
4.3.2 Aplicación para el reconocimiento de caracteres	70
Capítulo 5	
Conclusiones y trabajos a futuro	77
5.1 Conclusiones	77
5.2 Trabajos a futuro	80
Referencias	81
Anexo A. Funciones de prueba para el micro-SIA sin manejo de restricciones	85
Anexo B. Funciones de prueba para el micro-SIA con manejo de restricciones	87
Anexo C. Diseño de un micro-algoritmo de evolución diferencial	88
Anexo D. Bio-inspired architecture design for a PWM module	94

Índice de figuras y tablas

Figura 1.1. Secuenciación de un algoritmo evolutivo estándar	4
Figura 1.2. Comportamiento de un algoritmo evolutivo estándar	5
Figura 1.3. Paradigma de la colonia de hormigas	6
Figura 1.4. Red neuronal artificial	7
Figura 1.5. Disposición interna de un FPGA	9
Figura 2.1. Niveles de defensa del sistema inmune biológico	16
Figura 2.2. Acoplamiento del epítotope de un antígeno con el paratope de un anticuerpo	17
Figura 2.3. Principio de Selección Clonal	18
Figura 2.4. Algoritmo CLONALG	20
Figura 2.5. Diagrama de flujo de CLONALG	21
Figura 2.6. Algoritmo AiNet	23
Figura 2.7. Espacio de búsqueda en un problema con restricciones	24
Figura 2.8. Micro - Algoritmo Genético propuesto por Goldberg	25
Figura 2.9. Ciclos interno y externo del Micro - Algoritmo Genético propuesto por Goldberg	27
Figura 2.10. Micro-AG multi-objetivo propuesto por Toscano	28
Figura 3.1. Esquema general de un micro algoritmo bioinspirado	35
Figura 3.2. Micro – Sistema Inmune Artificial (micro-SIA) sin manejo de restricciones	37
Figura 3.3. Comportamiento del micro-SIA con 5 corridas diferentes para $f01$	43
Figura 3.4. Detalle del funcionamiento del micro-SIA en las últimas 100 generaciones de una corrida para resolver $f01$	44
Figura 3.5. Primera convergencia nominal del micro-SIA con 5 corridas diferentes para resolver $f01$	44
Figura 3.6. Comportamiento del micro-SIA para resolver $f01, f02, f05, f06, f09, f10$ y $f11$	45
Figura 3.7. Comportamiento del micro-SIA ante diferentes tamaños de micro-población	49
Figura 3.8. Convergencia al óptimo global del micro-SIA para $g01$	52
Figura 3.9. Convergencia al óptimo global del micro-SIA para $g02$	53
Figura 3.10. Individuos factibles e infactibles encontrados por el micro-SIA para $g01$	53
Figura 3.11. Individuos factibles e infactibles encontrados por el micro-SIA para $g02$	54
Figura 4.1. LFSR de 8 bits, utilizado para la generación de números pseudoaleatorios	59
Figura 4.2. Pseudocódigo del ordenamiento burbuja	59
Figura 4.3. Mutación aplicada a los clones	61
Figura 4.4. Diagrama a bloques del micro-SIA implementado en hardware, para solucionar el problema de la maximización de unos en una cadena de 8 bits	62
Figura 4.5. Implementación del micro-SIA en el microcontrolador PIC16F628, para resolver el problema de maximización de unos	63

Figura 4.6. Arquitectura en VHDL para un LFSR de 16 bits	66
Figura 4.7. Arquitectura del micro-SIA en el FPGA, para resolver la maximización de unos	67
Figura 4.8. Ejemplo de codificación para la matriz de 35 puntos	71
Figura 4.9. Procedimiento para asignar un valor de afinidad en la aplicación de reconocimiento de caracteres	72
Figura 4.10. Reconocimiento de caracteres con el micro-SIA con ejecución intrínseca	73
Figura 4.11. Aplicación para codificar y decodificar que permite la interacción con el FPGA	74
Tabla 3.1. Resultados experimentales del micro-SIA para problemas de optimización sin restricciones	42
Tabla 3.2. Resultados experimentales de la comparación entre CLONALG y el micro-SIA, ambos casos sin manejo de restricciones	46
Tabla 3.3. Resultados experimentales al variar el tamaño de la micro-población del micro-SIA	48
Tabla 3.4. Características de las dos funciones de prueba con manejo de restricciones	51
Tabla 3.5. Resultados experimentales del micro-SIA para problemas de optimización con restricciones	52
Tabla 4.1. Población inicial del micro-SIA implementado en el microcontrolador, generaciones y tiempo de convergencia	64
Tabla 4.2. Resultados experimentales del micro-SIA implementado en el microcontrolador con diferente número de generaciones	65
Tabla 4.3. Resultados experimentales del micro-SIA implementado en el FPGA, generaciones y tiempo de convergencia	69
Tabla 4.4. Resultados experimentales del micro-SIA implementado en el FPGA con diferente número de generaciones	70
Tabla 4.5. Evolución de un carácter por medio del micro-SIA	74
Tabla 4.6. Resultados experimentales para 5 caracteres corruptos	75